

Demodulación de señales digitales mediante microcontroladores PIC18F4550

Karel Toledo de la Garza

Correo electrónico: karel@udio.cujae.edu.cu

Complejo de Investigaciones Tecnológicas Integradas (CITI), La Habana, Cuba

Artículo Original

Jorge Torres Gómez

Correo electrónico: jorge.tg@electronica.cujae.edu.cu

Instituto Superior Politécnico José Antonio Echeverría, Cujae, La Habana, Cuba

Resumen

El presente artículo aborda el empleo de un bloque detector de envolvente para demodular señales BFSK (Binary Frequency Shift Keying, modulación digital de dos frecuencias) que pueda ser usado en aplicaciones donde se desconoce el tiempo del símbolo de la fuente. Presenta una estructura interna caracterizada por cuatro filtros del tipo FIR (Finite Impulse Response, respuesta finita al Impulso), que son inherentemente estables y se implementan siempre por una misma ecuación de diferencias genérica. Para validar el demodulador, se implementa en un PIC18F4550 de microchip interconectado con una computadora a través del puerto USB. Para gestionar la operación del sistema, se desarrolla en la computadora un software en Matlab que incluye la estimación de las frecuencias de la modulación a través del algoritmo de la transformada rápida de Fourier, así como el envío y recepción de las señales moduladas y demoduladas. En el microcontrolador se realiza la convolución entre las muestras de entrada a los filtros y sus coeficientes, apoyándose en dos tablas almacenadas en memoria que sustituyen la operación de multiplicación, esto con el objetivo de asegurar la rapidez de respuesta del sistema. La solución final permite demodular señales BFSK a través de la interconexión de Matlab con el PIC18F4550. Se efectúa un análisis costo-beneficio teniendo en cuenta la demora de procesamiento en el PIC, el consumo de memoria de código y de datos y se compara con los resultados obtenidos en la implementación sobre un FPGA (Field Programmable Gate Array, arreglo de compuertas programables) Spartan3E de Xilinx.

Palabras claves: BFSK, demodulación, detector de envolvente, PIC18F4550, señales digitales

Recibido: 21 de mayo del 2013

Aprobado: 16 de agosto del 2013

INTRODUCCIÓN

La modulación digital es el proceso mediante el cual se incorpora la información que poseen determinados símbolos digitales en forma de onda compatibles con las características del canal; lo que se logra variando la fase, amplitud o frecuencia de una señal denominada portadora. Este proceso se lleva a cabo en el bloque transmisor, que es el encargado de acoplar la señal al canal de comunicaciones para combatir efectos indeseables, tales como la distorsión de amplitud, el ruido, la atenuación y la interferencia. El receptor debe realizar el proceso inverso para así recuperar el mensaje.

FSK (Frequency Shift Keying) es una de las modulaciones digitales con empleo en las comunicaciones satelitales y en los enlaces inalámbricos [1,2]. Entre las modulaciones

empleadas se encuentra BFSK en la cual, la información va contenida en la frecuencia instantánea de la portadora [3], que cambia de acuerdo con dos símbolos digitales: 0 y 1; los cuales se asocian cada uno a frecuencias distintas, quedando la señal modulada como se muestra en la ecuación (1):

$$S_i(t) = \sqrt{\frac{2E}{T}} \cos(w_i t + \Phi) \quad [V] \quad 0 \leq t \leq T, \quad i = 1, 2, \dots, M \quad (1)$$

Siendo:

E : Energía de la señal [J].

T : Tiempo de símbolo [s].

w_i : Frecuencia angular [rad/s].

Φ : constante de fase [rad].

A la portadora se le asignan dos frecuencias diferentes, cada una destinada a identificar un símbolo durante el tiempo que dure este en la fuente. En la figura 1 se presenta un ejemplo de la modulación BFSK; la gráfica superior muestra la información binaria o mensaje y la inferior el tono modulado donde la frecuencia cambia para cada símbolo de información. El tiempo que dura el símbolo en la fuente (T_s) o el bit (T_b) coinciden debido a que es una modulación binaria.

Las señales con las cuales se opera, se encuentran almacenadas en formato para archivos de sonido tipo Microsoft WAVE (extensión .wav), de las cuales no se conoce el tiempo de símbolo y esto conlleva utilizar métodos que prescindan de este parámetro para demodular.

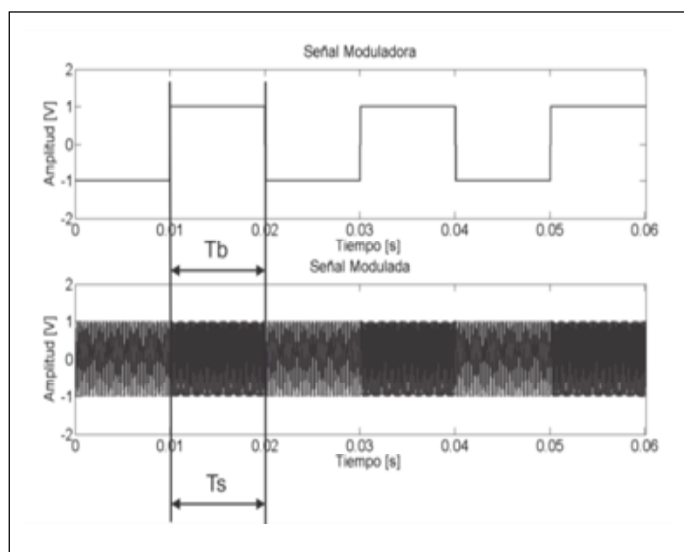


Fig. 1. Señal moduladora y modulada BFSK

De los métodos consultados en la literatura científica que pueden ser útiles para la demodulación, el *detector de correlación* es el que presenta mejores resultados en cuanto a la relación señal-ruido (SNR), dado que maximiza la probabilidad a posteriori [4]. No obstante, para su funcionamiento se necesita contar con la sincronía del tiempo de símbolo [5]. Dentro de los demoduladores que no emplean el tiempo de símbolo se encuentra el *demodulador* basado en *autosincronía* [6], el cual es muy complejo de implementar producto de sus parámetros dinámicos. Además, presenta un alto consumo de recursos en hardware debido al bloque de tangente inversa y al oscilador controlado por voltaje que son necesarios implementar. Por otra parte, el *detector diferencial* [7] es de fácil implementación y consume pocos recursos; pero tiene la desventaja de que es muy complejo lograr un retardador con valor dependiente de la frecuencia de trabajo. Entre los demoduladores con filtrado adaptativo, se encuentran los que almacenan una señal de referencia [8] para la demodulación y los que recuperan la frecuencia instantánea de la señal recibida [9]; ambos requieren pocos recursos de cómputo en su implementación. No obstante, los demoduladores con filtrado adaptativo que

almacenan una señal de referencia resultan muy vulnerables a los efectos indeseables del canal, dado que su convergencia es dependiente del carácter estacionario de la señal recibida. Los que recuperan la frecuencia instantánea convergen de forma lenta cuando la separación de frecuencia supera un kilohertz, típico en las señales satelitales a procesar.

El demodulador basado en el *detector de envoltura* [10] fue escogido por su fácil implementación debido a la simetría de sus elementos. Con solo implementar un filtro FIR, con coeficientes declarados como genéricos, diseñado y replicado de forma conveniente, para que se comporte como pasa-banda o pasa-bajo se puede sintetizar el demodulador en lo fundamental. El demodulador tiene como ventaja el bajo consumo de recursos en hardware y el empleo de la misma cantidad de multiplicadores que el detector que utiliza el filtro adaptativo Notch, y tiene como limitación de que se necesitan filtros de un orden elevado para separar las frecuencias cuando la separación entre las mismas sea pequeña; cuestión esta última que hará consumir más recursos y mayor tiempo de procesamiento. Se pueden aplicar variantes para reducir su costo computacional mediante el empleo de la modulación *delta-sigma* [11].

En la figura 2 se presenta el diagrama en bloques del demodulador analizado. En este se emplean dos filtros pasa-banda sintonizados a las frecuencias de transmisión f_1 y f_2 , dos detectores de envoltura a la salida de los filtros pasa-banda que se componen de etapas de rectificación y filtrado pasa-bajo y por último una etapa de decisión, que se encarga de determinar el símbolo transmitido al calcular la mayor envoltura. Dicha demodulador no necesita del conocimiento previo del tiempo de símbolo, pues se basa en medir los niveles de la amplitud y no tiene en cuenta la forma del espectro en la frecuencia. Dicha solución permite su empleo como demodulador de señales BFSK en tiempo real, siempre que el tiempo de procesamiento por cada muestra sea menor que el tiempo de muestreo del sistema.

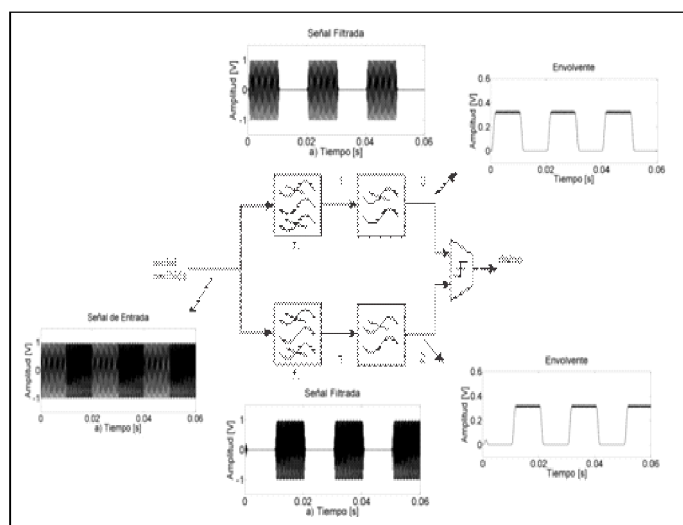


Fig. 2. Detector de envoltura

Existen tres posibles soluciones de implementación del demodulador de la figura 2: en una computadora, en un FPGA o en un microcontrolador. Para este caso se selecciona la variante de implementación en un microcontrolador debido a las grandes ventajas en cuanto al bajo costo de estos dispositivos en el mercado y a la frecuencia de operación del PIC18F4550 que es comparable con la del Spartan3E, FPGA del fabricante Xilinx. La variedad de periféricos incluidos actualmente en la mayoría de los microcontroladores es muy sugerente para la realización de diseños complejos que requieren la integración de numerosas funcionalidades. El aspecto negativo fundamental que presentan estos dispositivos es que el tamaño de la memoria de código y de datos en ocasiones puede ser insuficiente y requeriría el uso de memoria externa. Además, el PIC18F4550 es un microcontrolador de 8 bits, lo cual indica que los registros internos del PIC son de igual cantidad y la unidad aritmética lógica (ALU) también realiza operaciones con datos de esta longitud. Esto trae como consecuencia que la ejecución de instrucciones para ejecutar operaciones con datos mayores de 8 bits, requiera de varios ciclos de máquina.

CONFORMACIÓN DEL SISTEMA EN EL PIC

El demodulador de la figura 2 es muy sugerente para su implementación en un microcontrolador, con vistas a emplearse en un sistema portable que funcione en tiempo real. La propuesta de sistema que se muestra en la figura 3, con motivos de validación consiste en emplear una computadora que almacene las señales moduladas y reciba las señales demoduladas de un PIC18F4550 de Microchip. Ambos bloques se comunican entre sí mediante una interfaz USB. En la computadora se desarrolló un programa en Matlab que permite controlar la operación del sistema. Esta aplicación carga la señal de un archivo .wav para luego estimar las frecuencias de trabajo f_1 y f_2 , hallando los máximos de la transformada rápida de Fourier (FFT). Estos valores de frecuencia son utilizados para obtener los coeficientes correspondientes a cada filtro del *detector de envolvente*. Los coeficientes de los filtros se calculan mediante el empleo del método de la ventana de Kaiser, la cual requiere de dos parámetros: β que define la forma de la ventana y $N = M + 1$ que es el número de muestras o longitud. Variando estos parámetros se puede ajustar el ancho del lóbulo principal y la amplitud de los lóbulos secundarios, lo cual permite controlar el *efecto Gibbs*. Este método es superior a los otros de ventana dado que permite, a través de la variación de los parámetros β y N , ajustar sus características para así lograr las especificaciones del filtro deseadas [12].

El *detector de envolvente* necesita de la conformación de cuatro filtros FIR, dos para cada rama, definidos a partir de una ecuación en diferencias genérica dada por la ecuación (2):

$$y(n) = \sum_{i=0}^{N-1} w_i \cdot x(n-i) \quad (2)$$

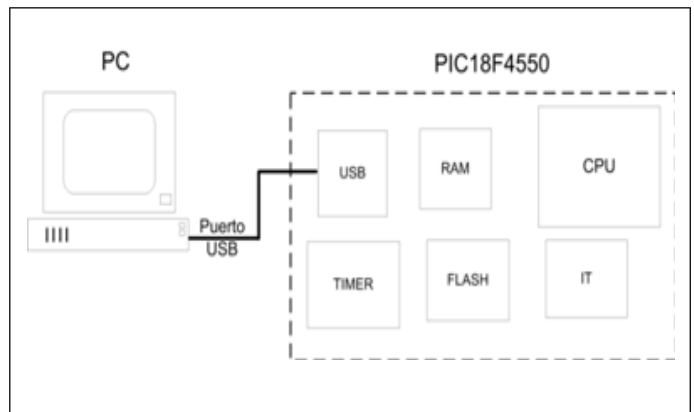


Fig. 3. Esquema general del sistema PC - PIC

La respuesta del filtro $y(n)$, depende de la suma de productos de las entradas retardadas y los coeficientes w_i del filtro en cuestión. En este diseño se supone conocida la amplitud de las señales a demodular, en este caso normalizadas entre -1 y 1. El *detector de envolvente* está conformado por dos ramas, como se muestra en la figura 2. La implementación de este esquema permite fijar el umbral de detección a la salida, esto independiente de la amplitud de la señal recibida. No obstante, en los casos en los cuales la amplitud de la señal recibida sea conocida es posible implementar una sola rama del detector, lo cual reduce el consumo de hardware a la mitad.

Para acelerar el procesamiento en el PIC al obtener la respuesta de los filtros utilizando la ecuación (2), se propone emplear datos enteros con precisión de 8 bits con signo en cada una de las operaciones, además de definir la multiplicación y adición por medio de tablas almacenadas en la memoria de datos del PIC. Primero, los coeficientes calculados en Matlab y la señal a demodular se llevan a escala de 42, así por ejemplo, se asocia el 42 con el máximo de la señal de entrada. Esta escala garantiza que no ocurra un desbordamiento al efectuarse la multiplicación del máximo de la señal de entrada por el máximo valor de los coeficientes y por tanto el resultado final no supera 127. Con estos nuevos coeficientes se conforma una matriz que contiene tantas filas como cantidad de coeficientes y 84 columnas que representan todos los posibles valores positivos y negativos que puede tomar la señal modulada. En cada fila se almacenan los resultados de multiplicar el coeficiente correspondiente con cada posible valor a tomar por la señal modulada. Las dos matrices, una para el filtro pasabanda y otra para el pasabajo, son enviadas inicialmente al microcontrolador. Se desea sustituir la operación de multiplicar números con precisión de punto flotante por una búsqueda del valor correspondiente en la tabla almacenada en memoria de código. La envolvente obtenida es enviada a la computadora a través de la interfaz USB.

Para medir el tiempo de procesamiento en el PIC se utiliza a *Timer0* como temporizador en modo de 16 bits y trabajando con un oscilador a 48 MHz. Cada vez que se desborda el *timer* se activa la interrupción y se incrementa una variable

que indica cuántas veces se ha ejecutado la subrutina, siendo posible al terminar el procesamiento leer los registros de conteo del *Timer0* y el valor de la variable para así estimar la demora de procesamiento de la señal BFSK.

El diagrama en bloques que describe el funcionamiento de la aplicación en el PIC se muestra en la figura 4. Primeramente se configuran los parámetros generales del microcontrolador, los periféricos que se van a utilizar y se declaran e inicializan las variables. Se reciben las tablas correspondientes a los coeficientes de cada filtro y la cantidad de muestras a demodular. Una vez configurados todos los parámetros del sistema se comienza a esperar que la aplicación de Matlab envíe la primera muestra, se demodula, se transmite la muestra procesada a la computadora y se repite este proceso cíclicamente hasta que se procesa la señal completa. El sistema queda listo para una próxima demodulación. La etapa de decisión se implementa en Matlab debido a que pueden existir oscilaciones en la envolvente, como se muestra en la figura 5, causadas por el ruido de cuantificación que se introduce al redondear a enteros todos los valores de la señal y los coeficientes de los filtros.

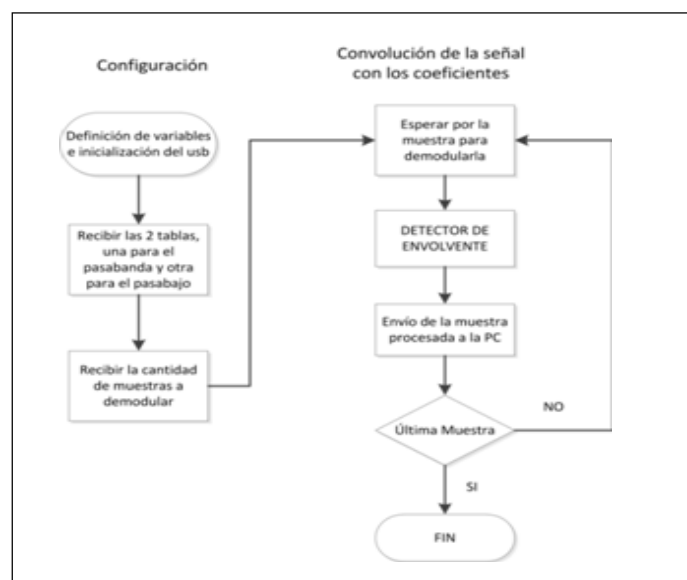


Fig.4. Diagrama en bloques de la aplicación en el PIC

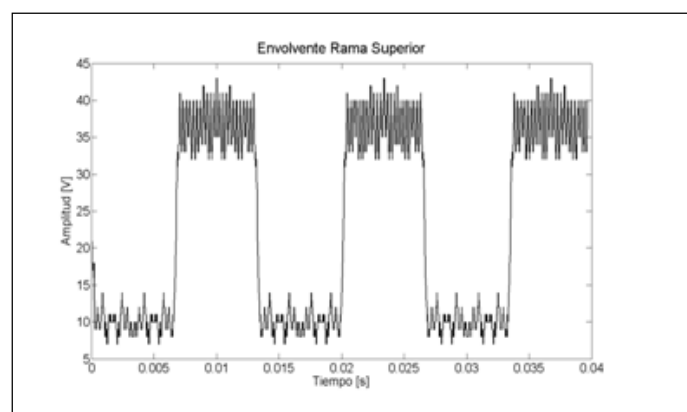


Fig.5. Envolvente de la rama superior del demodulador implementado en el PIC

CONFORMACIÓN DEL SISTEMA EN EL FPGA

El diseño consiste en emplear una computadora que almacena las señales moduladas y recibe las señales demoduladas por una tarjeta Xilinx Starter Kit con circuito FPGA Spartan3E. Ambos bloques se comunican entre sí mediante una interfaz serie RS-232 o Ethernet. En la computadora se desarrolló un programa en Matlab, con una interfaz gráfica de usuario que permite controlar la operación del sistema y que presenta además un panel de control donde se seleccionan las opciones de demodulación mediante las funciones propias del Matlab o mediante el empleo del circuito FPGA.

Cuando se activa la acción de efectuar la demodulación por medio del FPGA, el programa calcula de forma automática, los coeficientes de los filtros a partir de la determinación de las frecuencias de trabajo f_1 y f_2 , de la misma manera que en el sistema con PIC. Los coeficientes de cada uno de los filtros se calculan empleando el método de la ventana de Kaiser. Estos coeficientes y la señal a demodular se envían al circuito FPGA mediante la comunicación RS-232 o Ethernet, ambas variantes fueron implementadas. A medida que el demodulador BFSK situado en el circuito FPGA procesa las señales, se envían las envolventes de las mismas hacia la aplicación de Matlab. Por último, la etapa de decisión puede ejecutarse en Matlab y se determina la señal demodulada.

En el circuito FPGA se implementa un procesador MicroBlaze configurado con varios periféricos conectados al bus PLB: el controlador estándar de interfaz RS-232 *xps_uartlite* y el de Ethernet *xps_ethernetlite*, además del módulo IP del demodulador BFSK especialmente diseñado para esta investigación. Para este diseño se consume el 28 % de los Slices del Spartan-3E y 3 de sus 20 multiplicadores de 18 bits. La figura 6 muestra el esquema general del circuito sintetizado en FPGA.

Microblaze es el que se encarga de realizar en el FPGA, todas las operaciones de convolución entre la señal y los coeficientes del filtro correspondiente, además de gestionar la comunicación con la computadora. Primeramente se cargan los coeficientes de los filtros calculados en Matlab hacia el FPGA. Se comienza por enviar desde Matlab a Microblaze el número de coeficientes de cada uno de los filtros FIR que se emplearán. En Microblaze se crea un arreglo para almacenarlos en la memoria interna del FPGA. Al término de recibir cada secuencia de coeficientes, el procesador MicroBlaze envía una confirmación al programa Matlab para indicar que está listo para recibir nuevas secuencias. De esta forma se envían todos los coeficientes de cada tipo de filtro. Luego de la recepción de todos los coeficientes solo falta decodificar la dirección apropiada en el módulo IP Detector de Envolvente y enviarle los coeficientes de cada filtro y sus señales correspondientes.

Una vez que se han almacenado todos los coeficientes de cada uno de los filtros en el módulo IP correspondiente, se envía la señal modulada BFSK. Las muestras se envían desde Matlab hacia Microblaze y de este hacia el módulo IP Detector

de Envolvente. Luego de procesadas por cada la rama superior, se efectúa el proceso inverso y se reciben en el programa Matlab. Este proceso se repite hasta que se demodulen todas las muestras de la señal BFSK. La etapa de decisión se implementa con la interfaz de usuario para extraer la secuencia binaria.

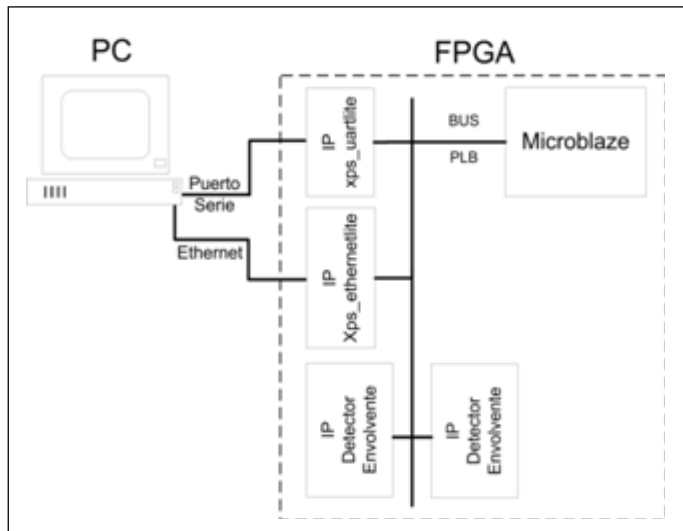


Fig. 6. Esquema general del sistema PC - FPGA

RESULTADOS

En el PIC18F4550 la memoria de datos y de código es un factor crítico para aplicaciones que requieren manejo de datos de gran precisión con números en punto flotante de 32 bits. De los 32 kB de memoria de código en el PIC18F4550 se utiliza el 38 % y de los 2 kB de memoria de datos entre el 62 % y el 65 %. De utilizar variables de tipo *float*, equivalente a 4 bytes, el procesador tiene que reservar 4 espacios de memoria para cada variable. De igual manera, al realizar operaciones aritméticas como la suma o la multiplicación de números con precisión de punto flotante, el código en ensamblador generado es muy extenso provocando que se llene rápidamente la memoria del microcontrolador. Por el contrario, la solución propuesta reduce la utilización de la memoria de datos ya que se emplean enteros de 8bits con signo y requiere almacenar en memoria de código ambas tablas que sustituyen la operación de multiplicación de números con precisión de punto flotante.

El Spartan3E del tipo XC3S500E tiene disponible para su utilización 4656 Slices, 9312 SliceFlipFlops, 9312 LUTs y 20 multiplicadores de 18 bits. De estos recursos, el módulo IP Detector de Envolvente es el que consume la mayor cantidad: 34 % del total de Slices y el 23 % de las LUTs, por lo que se puede deducir que los Slices son los elementos más críticos en el Spartan3E. El consumo de Slices de todo el dispositivo se encuentra alrededor del 60 %.

El sistema basado en el FPGA Spartan3E demodula muestras de 16 bits en 7,34 μs , a una velocidad de 136 240 *muestras/s*. Por otra parte, el tiempo de procesamiento para demodular una muestra de 32 bits en el PIC18F4550 es de 789 μs , es decir, el sistema podría

demodular 1 267 *muestras/s*, sin el empleo de las tablas mencionadas. Por el contrario, la solución propuesta que demodula muestras de 8 bits demora 508,9 μs por cada muestra, el equivalente a 1 965 *muestras/s*. En teoría, si se implementa en paralelo el funcionamiento de cada rama utilizando dos microcontroladores, uno para implementar el filtro pasabanda y el otro para el filtro pasabajo, debería duplicarse la velocidad del sistema permitiendo demodular hasta aproximadamente 4 000 *muestras/s*. Tal velocidad del sistema limita el funcionamiento a señales cuyo ancho de banda sea menor que 4 kHz. Esta se explica debido a que la frecuencia máxima de muestreo es 4 kHz, limitada por la cantidad de muestras que puede procesar el PIC en un segundo, y por tanto, el ancho de banda útil de la señal debe ser menor que este valor.

En el FPGA la velocidad de procesamiento supera la del PIC sin la limitante de analizar el ancho de banda de la señal a demodular, sin embargo, el bajo costo de los PIC en el mercado frente a los FPGA supone una solución aceptable para futuras aplicaciones en tiempo real.

CONCLUSIONES

Se implementó el *detector de envolvente* para demodular señales BFSK en un microcontrolador PIC18F4550 de la familia de Microchip. Se propuso una solución utilizando dos tablas almacenadas previamente en memoria que sustituyen la operación de multiplicación con números de punto flotante por una búsqueda y lectura de un valor de 8 bits. Estos datos son fácilmente manejados por el microcontrolador debido a que sus registros internos son de 8 bits y así se logra reducir en 280 μs a la variante de implementar una convolución con tipos de datos con precisión de punto flotante de 32 bits. El sistema tiene la limitante de que solo es permisible su utilización para señales con ancho de banda menor que 4 kHz debido a la cantidad de muestras que puede procesar en un segundo. Su bajo coste en el mercado posibilita su utilización en diseños de clasificadores y demoduladores de señales digitales para aplicaciones en tiempo real.

En el FPGA Spartan3E de Xilinx se obtienen mejores resultados en cuanto a velocidad debido al paralelismo que caracteriza la filosofía de trabajo de estos dispositivos y garantiza una gama más amplia de aplicación en cuanto al ancho del espectro de las señales a demodular. No obstante, el costo de estos dispositivos supera al de los microcontroladores y en alguna medida podría estarse subutilizando el dispositivo en cuanto a capacidad y velocidad de procesamiento.

REFERENCIAS

1. VERTAT I.; MRAZ, J. "Hybrid M-FSK/DQPSK Modulations for CubeSat Picosatellites". *Radioengineering*. Abril 2013, vol. 22, núm. 1, pp. 389-393, ISSN 1210-2512. Disponible en Web: http://www.radioeng.cz/fulltexts/2013/13_01_0389_0393.pdf

2. **PENG, K.-C.; LIN, C.-C.; CHAO, C.-H.** "A Novel Three-Point Modulation Technique for Fractional-N Frequency Synthesizer Applications". *Radioengineering*, Abril 2013, vol. 22, núm. 1, pp. 269-275, ISSN 1210-2512. Disponible en Web: http://www.radioeng.cz/fulltexts/2013/13_01_0269_0275.pdf
3. **SHARMA, D. K.; MISCHRA, A.; SAXENA, R.** "Analog & Digital Modulation Techniques: An overview". *TECHNIA. International Journal of Computing Science and Communication Technologies*. Julio 2010, vol. 3, núm. 1, ISSN 0974-3375. Disponible en Web: <http://www.techniajournal.com/attachments/article/128/ANALOG%20&%20DIGITAL%20MODULATION.pdf>
4. **GALLAGER, R. G.** *Principles of digital communication*. Cambridge: Cambridge University Press, 2008, 375 pp. ISBN 978-052-187-907-105-218-790-78.
5. **SHEHAB, H.; ISMAIL, W.; SHINGH, M.** "Low Power FSK Detection at Low Probability Bit- Errors". En actas de International Conference on Electronic Design, ICED, 2008, pp. 1-4.
6. **AL-MOOSA, N.; AL-ARAJI, S.; AL-QUTAYRI, M.** "Fast Acquisition Digital Tanlock Loop with Adaptive Time Delay". En actas de TENCON. IEEE Region 10 Conference, 2004, vol. A, pp. 629-632.
7. **HUANG, K.-H.; WANG, C.-K.** "A Cost Effective Binary FSK Demodulator for Low-IF Radios". En actas de International Symposium on VLSI Technology, Systems, and Applications, 2001, pp. 133-136.
8. **ZHAO, Z.; FU, B.; XU C.** "An Adaptive Demodulation Method for MFSK Signals under Alpha-Stable Distribution Pulse Noise". En actas de Congress on Image and Signal Processing, CISP. 2008, vol. 1, pp. 65-69.
9. **KADAMBARI, K.; RANGARAO, K.V.; MALLIK R.K.** "Demodulation of BFSK Signals by Adaptive Digital Notch Filtering". En actas de IEEE International Conference on Personal Wireless Communications, 2000, pp. 217-9.
10. **FUQING, X.** *Digital Modulation Techiques*. Second Edition. London, Artech House, 2006, pp. 1039, ISBN 1-58053-863-0.
11. **THOMPSON, A. C.; HUSSAIN, Z.M.; O'SHEA P.** "A Single-Bit Digital Non-Coherent Baseband BFSK Demodulator". En actas de TENCON, IEEE Region 10 Conference, 2004, vol. 1, pp. 515-518.
12. **OPPENHEIM, A.V.; SCHAFER, R. W.** *Discrete-Time Signal Processing*. Upper Saddle River, Pearson, 2010, 1039 pp. ISBN 978-013-198-842-201-319-884-25.

AUTORES

Karel Toledo de la Garza

Ingeniero en Telecomunicaciones y Electrónica, Complejo de Investigaciones Tecnológicas Integradas (CITI), Instituto Superior Politécnico José Antonio Echeverría, Cujae, La Habana, Cuba

Jorge Torres Gómez

Ingeniero en Telecomunicaciones y Electrónica, Máster en Sistemas de Comunicación, CITI, Instituto Superior Politécnico José Antonio Echeverría, Cujae, La Habana, Cuba

Envelope Detector Development for BFSK signals in PIC18f4550

Abstract

This paper concerns demodulator-based Envelope Detector for recovery information in BFSK (Binary Frequency Shift Keying) signal applied upon applications where time symbol synchronization is unknown. Its structure is characterized by 4 filters which are considered in the present article by FIR (Finite Impulse Response), these are unconditionally stables and are always implemented by the same generic difference equation. Towards validating the demodulator, the system is implemented on a Microchip PIC18F4550 interfaced to the PC through USB port, besides in order to manage the system's operation, it is developed a Matlab application on PC that includes modulation frequency estimation by Fast Fourier Transform method, as well as sending and receiving the modulated and demodulated signals. The convolution between the input samples and the filter coefficients is made in the microcontroller by relying on two tables stored in memory which

Key words: BFSK, demodulator, envelope detector, PIC18F4550, digital signal